## 7.2.12 General IO / Interrupt Switching Register (IOINTSELn) (n = 0 to 3)

* Chọn chế độ InOut hoặc Ngắt
* 0: Chế độ in/out
* 1: Chế độ ngắt

## 7.2.13: General Input/Output Switching Register (INOUTSELn)

(Nó theo 7.2.12 )

* Chọn chế độ In hoặc Out
* 0: in
* 1: out

**SỬ DỤNG TRƯỚC - ĐẦU VÀO, RA / NGẮT**

## 7.2.20 Positive / Negative Logic Select Register (POSNEGn) (n = 0 to 3)

* POSNEGn sử dụng cho chế độ: đầu vào chung, đầu ra chung hoặc chế độ đầu vào ngắt.
* POSNEGn cần được thiết lập trước khi chọn chế độ.
* POSNEGn chọn cực tính (logic Positive hoặc Negative) của từng chân cổng
  + 0: Positive logic
  + 1: Negative logic

**ĐẦU VÀO NGẮT (16 -19 ngắt)**

## 7.2.21 Edge / level Select Register

(Trước 7.2.12)

* Sử dụng trong chế độ ngõ vào ngắt.
* EDGLEVELn phải đặt trước khi chọn đầu vào ngắt.
* Chọn điều kiện để phát hiện ( cạnh hoặc mức tín hiệu) của ngõ vào ngắt.
  + 0: Mức
  + 1: Cạnh

**ĐẦU VÀO CHUNG**

## 7.2.15 General Input Register (INDTn)

* Đọc trạng thái của các Cổng vào/ra mục đích chung.
* khi một bit trong thanh ghi chọn logic positive / negative thì bit tương ứng trong INDT biểu thị giá trị đảo ngược của tín hiệu đầu vào.
* Chỉ đọc

Chú ý cái logic positive / negative

**ĐẦU RA CHUNG**

## 7.2.24 Output Data Select Register (OUTDTSELn)

* Nó phụ thuộc 7.2.12, 7.2.13)
* sử dụng cho các cổng mà chế độ đầu vào/đầu ra chung
* Cấu hình xuất dữ liệu

## 7.2.25 Output Data High Register (OUTDTHn)

* Nó phụ thuộc 7.2.12, 7.2.13, 7.20, 7.24)
* sử dụng cho các cổng mà chế độ đầu vào/đầu ra chung
* Cấu hình xuất dữ liệu
* Chỉ ghi 1 vào OUTDTHn

## 7.2.26 Output Data Low Register (OUTDTLn)

* Nó phụ thuộc 7.2.12, 7.2.13, 7.20, 7.24)
* sử dụng cho các cổng mà chế độ đầu vào/đầu ra chung
* Cấu hình xuất dữ liệu
* Chỉ ghi 0 vào OUTDTLn

## 7.2.14 General Output Register (OUTDTn)

* Nó phụ thuộc 7.2.12, 7.2.13, 7.2.20, 7.2.24)
* Xuất giá trị  
  0: Xuất giá trị 0  
  1: Xuất giá trị 1

**KHÁC ( CLOCK)**

## 7.2.21 Edge / level Select Register

(Trước 7.2.12)

* Sử dụng trong chế độ ngõ vào ngắt.
* EDGLEVELn phải đặt trước khi chọn đầu vào ngắt.
* Chọn điều kiện để phát hiện ( cạnh hoặc mức tín hiệu) của ngõ vào ngắt.
  + 0: Mức
  + 1: Cạnh

## 7.2.27 One Edge / Both Edge Select Register (BOTHEDGEn) (n = 0 to 3)

* Nó phụ thuộc 7.2.12, 7.2.21)
* Sử dụng trong chế độ ngõ vào ngắt.
* Dùng để phát hiện cạnh (phát hiện 1 cạnh hoặc 2 cạnh)
* 0: Một cạnh
* 1: Hai cạnh

BẢO VỆ MẠCH

## 7.2.29 Port Safe State Select Register0 -1 (PS0SRn , PS1SRn)

Các thanh ghi (PS\*SRn) chọn 4 loại Trạng thái An toàn của Cổng (trạng thái ban đầu hoặc HiZ hoặc Kéo xuống hoặc Kéo lên) với 2 bit.

Các giá trị:

b'00=initial state  
b'01=HiZ  
b'10=Pull-Down  
b'11=Pull-Up

## 7.2.30 Port Safe State Enable Register (PSERn)

(Nó bật tắt 7.2.29 )

Thanh ghi (PSERn) để bật/tắt PSS Rregister.

0: Tắt PSSR.

1: Kích hoạt PSSR.

## 7.2.31 Port Output Value Inversion Register (PINVn) (n = 4 to 7)

Thanh ghi này (PINVn) đảo ngược giá trị đầu ra của cổng. ( n = 4 -> 7 )